

トランジスタ 2

6. いろいろなトランジスタ

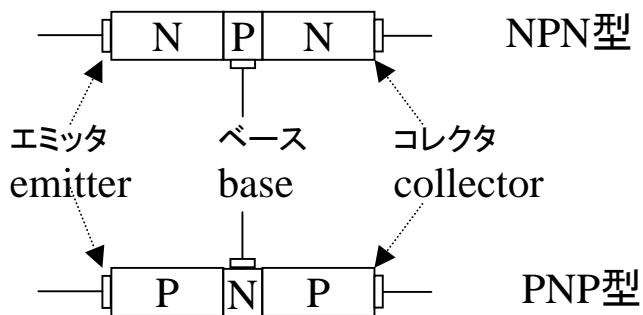
参考資料

時田元昭、「トランジスタと半導体」、電波新聞社
奥沢清吉、「ビギナートランジスタ読本」、誠文堂新光社
押本、小林、「トランジスタ回路計算法」、工学図書
電気工学ハンドブックおよびインターネット上の各種公開資料

6. いろいろなトランジスタ

①バイポーラトランジスタ

これまでに述べたタイプで、電子と空孔の両方が通電に関与する(バイ=2)。単にトランジスタというときは、これを指す。これに対し電子又は空孔のいずれか一方が通電に関与するのをユニポーラトランジスタといい、次のFETはこれに当る。バイポーラトランジスタは電流入力(電流駆動)型である。

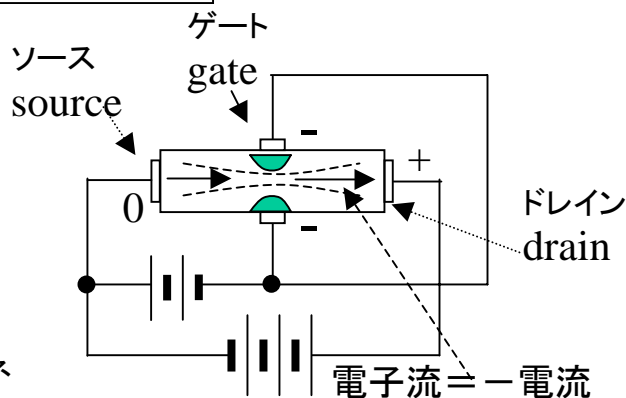


②電界効果型トランジスタ (Field Effect Transistor FET)

- a. 接合型FET
- b. MOS FET

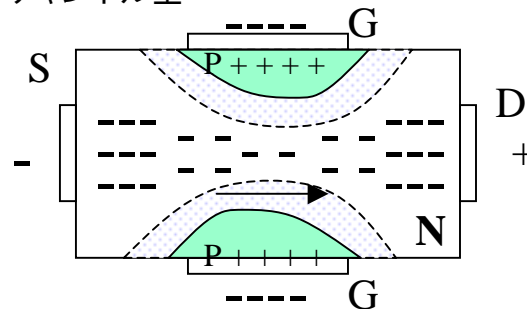
a. 接合型FET

Nチャンネル型の例
 ソースドレイン間
 が N型半導体、
 ゲート周辺がP型。
 ゲートに加える
 負電圧により電
 子通路が制御さ
 れ電子流が増減。
 N,Pが逆のP チャン
 ネル型もある。



接合型(ジャンクション型)FETの動作原理

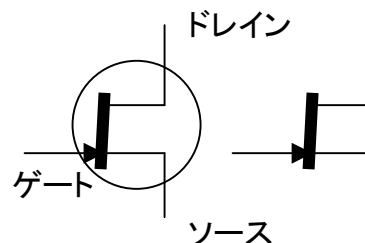
Nチャンネル型



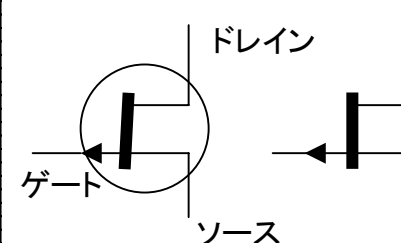
上図のように、ゲートGに負電圧を加えると、ゲートの周辺の正孔はゲートに引き寄せられ残りの区域に空乏層ができる。負電圧が高いほど空乏層は大きくなる。このときソース ドレイン間の電子通路が狭められゲートに加える負電圧に応じて電子流が制御される。すなわち、ゲート電圧の変化を、ソースドレイン間の電流の変化に変換でき、スイッチングや増幅等に利用できる。FETは入力抵抗が高く、**電圧駆動型**である。

接合型FETの記号

Nチャンネル型FET



Pチャンネル型FET



b.MOS FET

M:metal: 金属電極

O:oxide: 酸化被膜(絶縁物)

S:semiconductor: 半導体

特に、ゲートが酸化被膜絶縁物を挟んでシリコンに接する構造になっている。ゲートが基層と絶縁されているため、入力インピーダンスが高い。

図のように

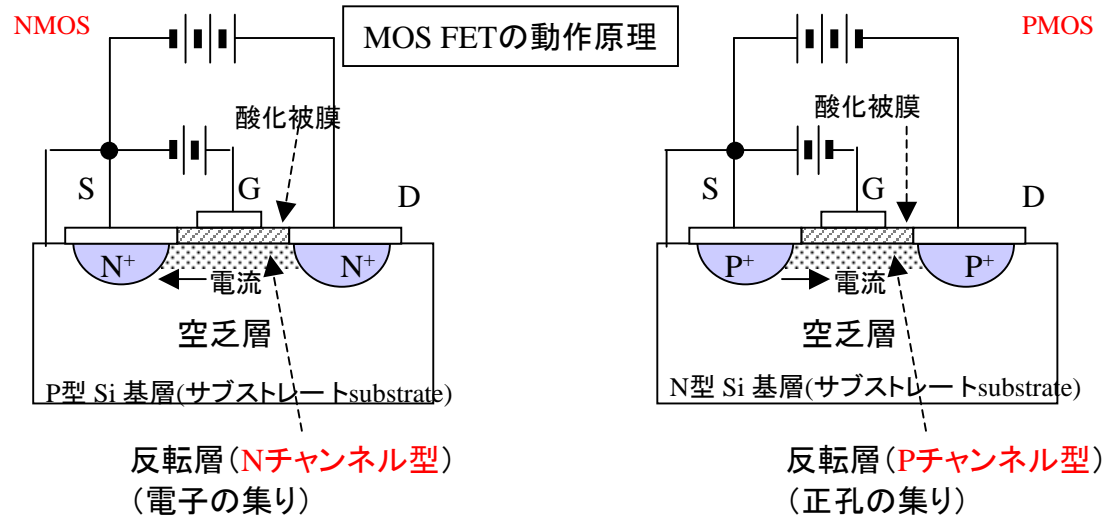
Nチャンネル型(nMOS)と**Pチャンネル型(pMOS)**がある。

さらに、**エンハンスメント型**と**デプリーション型**がある。

上図のMOS FETでは、ゲートに加える電圧を閾値 V_{th} より高めるとドレイン電流が流れる。この構造がエンハンスメント型である。

これに対し、デプリーション型では、予めゲート直下のチャンネル部分に電子または正孔が過剰な不純物を打ち込んでおき、ゲート電圧 V_{GS} が0でもドレイン電流が流れるようにする。

V_{GS} の符号が逆でもDS間に若干の電流が流れる(=depletion mode)。



反転層(Nチャンネル型)
(電子の集り)

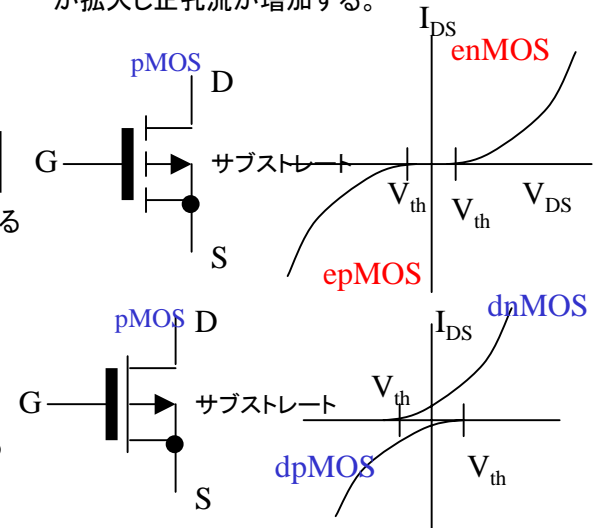
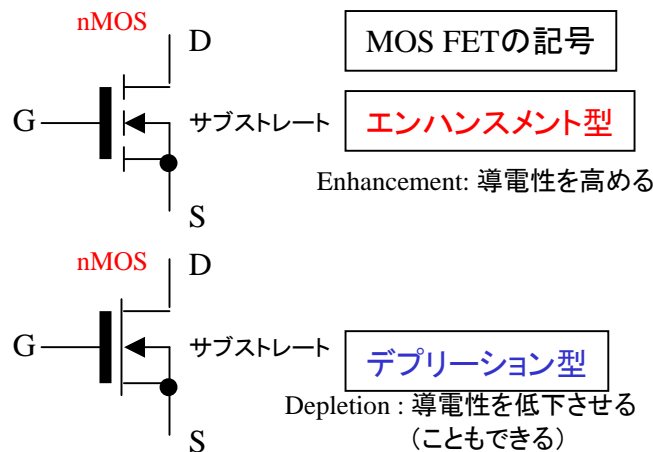
Nチャンネル型は、P型シリコン基層の表面に図のようにG,S,Dを配置する。ゲートに加える正電圧によりゲート周辺に電子の集まりができ、電流通路となる。

ゲート電圧を高めると電流通路が拡大し電子流が増加する。

反転層(Pチャンネル型)
(正孔の集り)

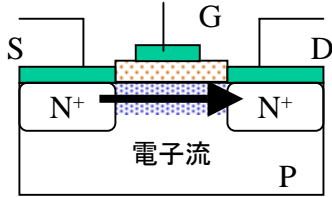
Pチャンネル型は、N型シリコン基層の表面に図のようにG,S,Dを配置する。ゲートに加える負電圧によりゲート周辺に正孔の集まりができ、電流通路となる。

ゲート電圧を下げると電流通路が拡大し正孔流が増加する。



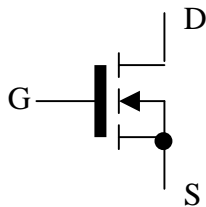
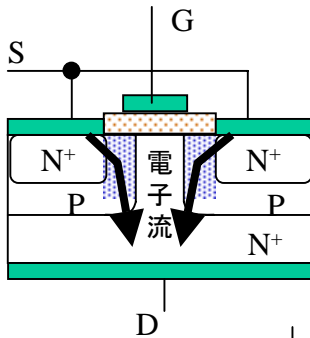
④ 静電誘導トランジスタ
(Static Induction Transistor, SIT)
縦型FET

普通の横型
nMOS FET



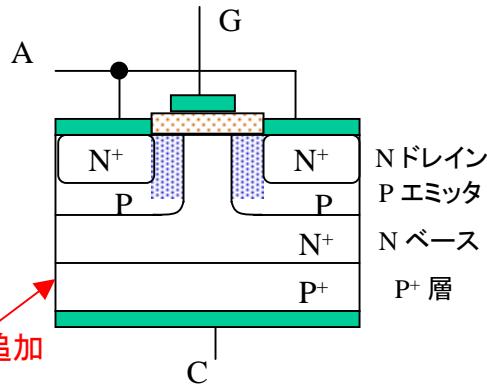
縦型の
nMOSFET

DS間が短く、
広く、大電流
を流せる。

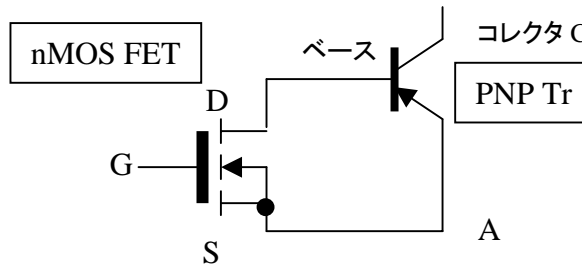


⑤ 絶縁ゲートバイポーラトランジスタ
(Insulated Gate Bipolar Transistor)
IGBT

縦型FETにバイポーラトランジスタを
ダーリントン接続した構成で、縦型FET
のDSがバイポーラトランジスタのベース
とエミッタ間に抵抗体としてつながって
いると考えればよい。ゲート電圧が低い
ときは高抵抗になり、ゲート電圧を高め
ることにより低抵抗となる。
電圧制御の小入力で大電流を制御でき
パワースwitching素子として使用される。



この層を追加



IGBT

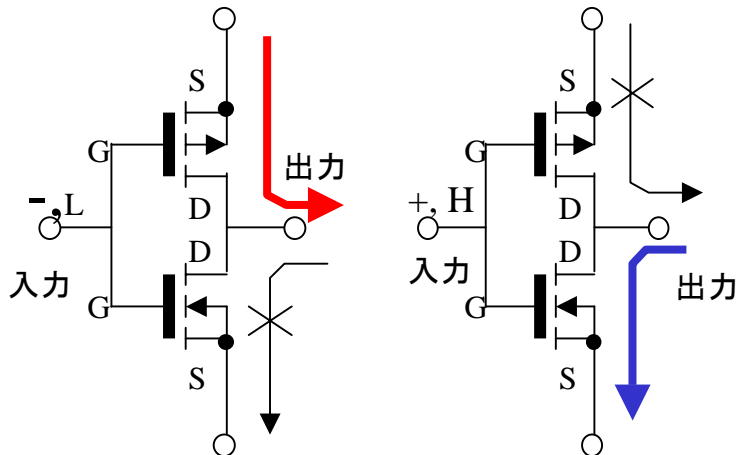
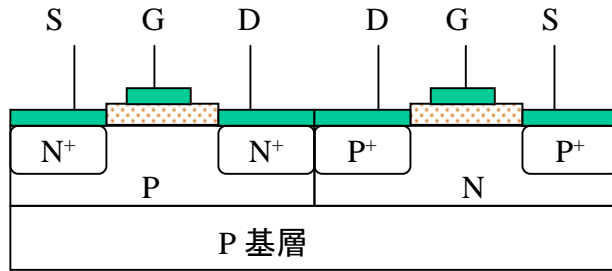
⑥ 注入促進型絶縁ゲート
バイポーラトランジスタ
(Injection-Enhanced Insulated
Gate Bipolar Transistor)
IEGT

IGBTを大電流高耐圧用に使用するとき、
多数の素子の直並列によって対応する
が、オン電圧(通電時の電圧降下)が高
くなる傾向にあり、これは損失になるの
で効率性の上から好ましくない。
この原因は、高耐圧になるに従い、キャ
リア長が伸び、Nベース中のエミッタ側
のキャリア分布が少なく抵抗が高くなるた
めである。
そこで、ゲート電極の形状を工夫するこ
とにより、Nベース中のキャリア分布を平
坦化させ電圧降下を少なくした構造の素
子が開発された。

⑦CMOS FET

(Complementary MOS FET, 相補型MOS FET)

nMOS と pMOSの組合せである

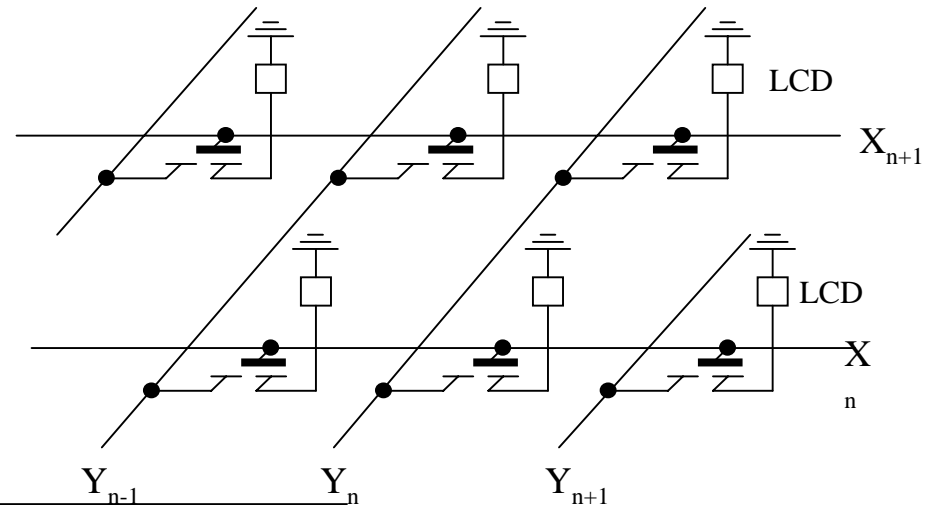
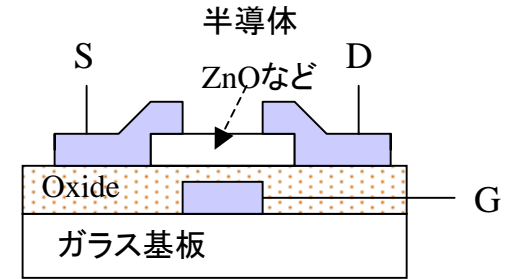


入力が低レベルのときpMOSが導通となり、nMOSは遮断状態、入力が高レベルのときnMOSが導通となりpMOSは遮断状態となる。入出力の位相は反転する。比較的大きな電流出力が得られる。入力が無い定常状態では電流が流れず省エネルギー型といえる。現在のマイクロプロセッサの多くはCMOSである。

⑧TFT

(Thin Film Transistor 薄膜Tr)

右図のような構造の透明な材料で作ったMOSを1要素として、平面上に多数配置した構造である。これを、液晶画面の画素ごとに接続し、スイッチング動作を起こさせることによって液晶の制御が行える。これをアクティブマトリクスと呼んでいる。



アクティブ マトリクス

X_n, Y_n に電圧を与えると(X_n, Y_n)番地のLCD(液晶)がonになる。次に X_{n+1}, Y_{n-1} に電圧を与え X_n, Y_n の電圧を取り去ると(X_{n+1}, Y_{n-1})番地のLCDが on になり(X_n, Y_n)番地のLCD は off になる。TFTはスイッチの役割を果たす。